

METHOD OF MANUFACTURING SEMICONDUCTOR DEVICE AND SEMICONDUCTOR LIGHT-EMITTING DEVICE

Patent Number: JP2001144322

Publication date: 2001-05-25

Inventor(s): SAEKI AKIRA

Applicant(s): TOSHIBA CORP

Requested Patent: ☐ JP2001144322

Application Number: JP19990321117 19991111

Priority Number(s):

IPC Classification: H01L33/00

EC Classification:

Equivalents:

Abstract

PROBLEM TO BE SOLVED: To provide a semiconductor light-emitting device which is enhanced in luminous performance, preventing a thermal treatment carried out in a bonding process from adversely affecting the light-emitting part.

SOLUTION: An n-type GaAs buffer layers 44 and an n-type InGaAlP buffer layer 34 are formed through an epitaxial growth method on an n-type GaAs substrate 10, and an n-type GaP substrate 30 is bonded on the n-type InGaAlP buffer layer 34. Continuously the n-type GaAs substrate 10 and the n-type GaAs buffer layer 44 are removed, and a light-emitting part 20 composed of an n-type InAlP clad layer 14, an InGaAlP active layer 16, and a p-type InAlP clad layer 18 is formed through an epitaxial growth method, on the surface of the region of the n-type InGaAlP buffer layer 34, where the n-type GaAs buffer layer 44 is removed.

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-144322

(P2001-144322A)

(43) 公開日 平成13年5月25日 (2001.5.25)

(51) Int.Cl.

H01L 33/00

識別記号

F I

H01L 33/00

ターム(参考)

B 5 F 0 4 1

審査請求 未請求 請求項の数13 O L (全 12 頁)

(21) 出願番号 特願平11-321117

(22) 出願日 平成11年11月11日 (1999. 11. 11)

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 佐 伯 亮

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝マイクロエレクトロニクスセンター

(74) 代理人 100064285

弁理士 佐藤 一雄 (外3名)

Fターム(参考) 5F041 AA04 CA04 CA05 CA34 CA35

CA37 CA53 CA65 CA73 CA77

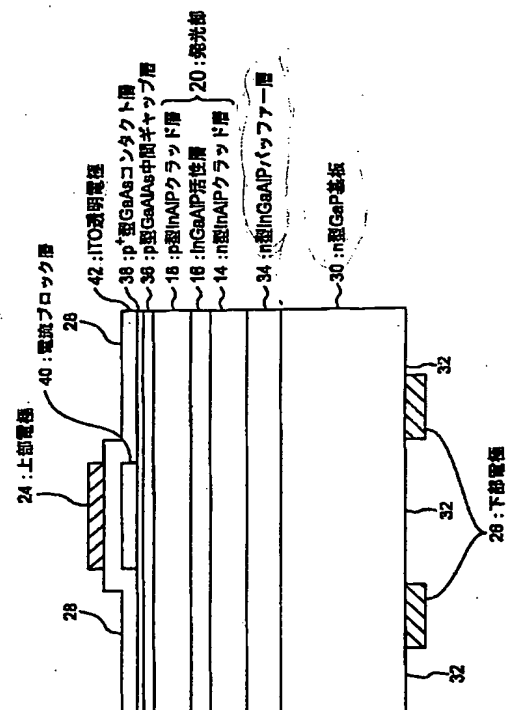
CA88

(54) 【発明の名称】 半導体素子の製造方法および半導体発光素子の製造方法

(57) 【要約】

【課題】 接着工程の熱処理による発光部への悪影響を回避して、発光効率の良好な半導体発光素子を提供する。

【解決手段】 n型GaAs基板10上に、エピタキシャル成長によりn型GaAsバッファ層44とn型InGaAlPバッファ層34とを形成し、n型InGaAlPバッファ層34にn型GaP基板30を接着する。続いて、n型GaAs基板10とn型GaAsバッファ層44とを除去し、このn型GaAsバッファ層44を除去した面のn型InGaAlPバッファ層34上に、n型InAlPクラッド層14とInGaAlP活性層16とp型InAlPクラッド層18とからなる発光部20をエピタキシャル成長により形成する。



(2)

1

【特許請求の範囲】

【請求項1】第1の半導体基板上に、この第1の半導体基板と格子整合する1又は複数の第1の半導体層を形成する工程と、

前記第1の半導体層に第2の半導体基板を接着する工程と、

前記第1の半導体基板を除去する工程と、

前記第1の半導体層の前記第1の半導体基板を除去した面に、1又は複数の第2の半導体層を形成する工程と、を備えることを特徴とする半導体素子の製造方法。

【請求項2】前記第1の半導体基板の材料がGaAsであり、

前記第2の半導体基板の材料がGaPであり、

前記第1の半導体層は、エピタキシャル成長により形成され、

前記第2の半導体層も、エピタキシャル成長により形成される、

ことを特徴とする請求項1に記載の半導体素子の製造方法。

【請求項3】GaAs基板上に、このGaAs基板と格子整合する1又は複数のInGaAlP系のバッファ層を形成する工程と、

前記バッファ層にGaP基板を接着する工程と、

前記GaAs基板を除去する工程と、

前記バッファ層の前記GaAs基板を除去した面に、InGaAlP系の活性層とInAlP系又はInGaAlP系のクラッド層とを含むダブルヘテロ構造の発光層を形成する工程と、

を備えることを特徴とする半導体発光素子の製造方法。

【請求項4】前記バッファ層は、エピタキシャル成長により形成され、

前記発光層もエピタキシャル成長により形成される、

ことを特徴とする請求項3に記載の半導体発光素子の製造方法。

【請求項5】前記GaP基板はn型のGaP基板である、ことを特徴とする請求項3又は請求項4に記載の半導体発光素子の製造方法。

【請求項6】前記GaP基板を前記バッファ層に接着する前に、前記GaP基板上に、このGaP基板と格子整合する接着層を形成し、この接着層を前記前記バッファ層と接着する、ことを特徴とする請求項3乃至請求項5のいずれかに記載の半導体発光素子の製造方法。

【請求項7】前記バッファ層のAl組成比が、前記InGaAlP系の活性層のAl組成比より大きい、ことを特徴とする請求項3乃至請求項6のいずれかに記載の半導体発光素子の製造方法。

【請求項8】前記InAlP又はInGaAlP系クラッド層におけるp型の不純物として、Znを用いたことを特徴とする請求項3乃至請求項7のいずれかに記載の半導体発光素子の製造方法。

2

【請求項9】前記バッファ層に前記GaP基板を接着する工程では、700℃以上の温度での加熱処理を行う、ことを特徴とする請求項3乃至請求項8のいずれかに記載の半導体発光素子の製造方法。

【請求項10】前記GaAs基板の面方位を(1、0、0)面から[0、0、1]方向に、7°以上16°以下の範囲で傾斜した、ことを特徴とする請求項3乃至請求項9のいずれかに記載の半導体発光素子。

【請求項11】前記発光層上に透明電極を形成する工程を、

さらに備えることを特徴とする請求項3乃至請求項10のいずれかに記載の半導体発光素子の製造方法。

【請求項12】前記発光層上にGaAlP系またはGaP系からなる電流拡散層を形成する工程を、

さらに備えることを特徴とする請求項3乃至請求項10のいずれかに記載の半導体発光素子の製造方法。

【請求項13】前記InGaAlP系の活性層が多重量子井戸構造である、ことを特徴とする請求項3乃至請求項12に記載の半導体発光素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体素子の製造方法および半導体発光素子の製造方法に関し、特に光の発光効率の良好な半導体発光素子の製造方法、広くは半導体の製造方法に関する。

【0002】

【従来の技術】従来のInGaAlP系半導体発光ダイオード(LED)の断面図を図15に示す。図15に示されるように従来のInGaAlP系半導体発光ダイオードはn型GaAs基板10上にn型GaAsバッファ層12が形成されており、このn型GaAsバッファ層12上にn型InAlPクラッド層14が形成されており、このn型InAlPクラッド層14上にInGaAlP活性層16が形成されており、このInGaAlP活性層16上にp型InAlPクラッド層18が形成されている。これらn型InAlPクラッド層14とInGaAlP活性層16とp型InAlPクラッド層18とで、発光部20が構成される。

【0003】さらに、p型InAlPクラッド層18上にp型GaP電流拡散層22が形成され、このp型GaP電流拡散層22の上に上部電極24が形成され、上述したn型GaAs基板10の下面に下部電極26が形成されている。上部電極24と下部電極26との間に電圧を印加するとInGaAlP活性層16が可視光を発光し、この可視光がp型InAlPクラッド層18およびp型GaP電流拡散層22を透過して、上部開口部28より半導体発光ダイオードの外部に放射される。

【0004】

【発明が解決しようとする課題】しかしながら、従来の半導体発光ダイオードではGaAs基板が可視光を透過

(3)

3

しないため、InGaAlP活性層16からn型GaAs基板10に向かった可視光はn型GaAs基板10によって吸収される。このため、従来の半導体発光ダイオードでは発光した可視光の一部しか外部に放射されず、光の発光効率が低いという問題があった。

【0005】そこで、本発明は、前記課題に鑑みてなされたものであり、光の発光効率の良好な半導体発光素子を提供することを目的とする。

【0006】

【課題を解決するための手段】上記課題を解決するため、本発明に係る半導体素子の製造方法は、第1の半導体基板上に、この第1の半導体基板と格子整合する1又は複数の第1の半導体層を形成する工程と、前記第1の半導体層に第2の半導体基板を接着する工程と、前記第1の半導体基板を除去する工程と、前記半導体バッファ層の前記第1の半導体基板を除去した面に、1又は複数の第2の半導体層を形成する工程と、を備えることを特徴とする。

【0007】また、本発明に係る半導体発光素子の製造方法は、GaAs基板上に、このGaAs基板と格子整合する1又は複数のInGaAlP系のバッファ層を形成する工程と、前記バッファ層にGaP基板を接着する工程と、前記GaAs基板を除去する工程と、前記バッファ層の前記GaAs基板を除去した面に、InGaAlP系の活性層とInAlP系又はInGaAlP系のクラッド層を含むダブルヘテロ構造の発光層を形成する工程と、を備えることを特徴とする。

【0008】

【発明の実施の形態】〔第1実施形態〕本発明の第1の実施形態は、GaP基板上にInGaAlP活性層とInAlPクラッド層からなるダブルヘテロ構造の発光部が接着されたことにより、光の発光効率を向上したものである。以下、詳細に説明する。

【0009】本発明の第1の実施形態に係る半導体発光素子の断面図を図1に示す。図1に示されるように、n型GaP基板30上に、n型InAlPクラッド層14、InGaAlP活性層16、p型InAlPクラッド層18が順に層をなしたダブルヘテロ構造の発光部20が接着されている。この発光部20上には、p型GaP電流拡散層22が形成されている。そして、p型GaP電流拡散層22の上面中心付近に上部電極24が形成され、n型GaP基板30の下面の中心から外れた箇所に上部電極24が形成されている。p型GaP電流拡散層22の上面のうち上部電極24が形成されていない部分は上部開口部28をなし、n型GaP基板30の下面のうち下部電極26が形成されていない部分は下部開口部32をなしている。

【0010】n型GaP基板30は可視光を透過する性質がある。このため、InGaAlP活性層16から発光した可視光の一部はn型InAlPクラッド層14お

4

よびn型GaP基板30を通して下部開口部32から図1下方へ放射される。その結果、InGaAlP活性層16からの発光は図1上方および下方、そして前後左右と全ての方向に放射されることになる。このため、本実施形態に係る半導体発光素子は従来の半導体発光素子に比べ光の発光効率が約2倍程度に向上する。従って、同じ動作電圧を印加した場合、図15に示した従来の半導体発光素子と比べて高い発光輝度が得られることになる。

【0011】図2及び図3に本実施形態の半導体発光素子の製造工程を示す。図2(a)に示すように、n型GaAs基板10上にn型InAlPクラッド層14、InGaAlP活性層16、p型InAlPクラッド層18を順にMOCVD (MetalOrganic Chemical Vapor Deposition) 法によってエピタキシャル成長させて、ダブルヘテロ構造の発光部20を形成する。

【0012】次に、図2(b)に示すように、発光部20上に気相成長によりp型GaP電流拡散層22を形成する。続いて、図2(c)に示すように、n型GaAs基板10を機械研磨およびエッチングによって除去する。

【0013】次に、図3(a)に示すように、水素等の不活性ガス中での熱処理により、n型InAlPクラッド層14をn型GaP基板30上に接着する。続いて、図3(b)に示すように、p型GaP電流拡散層22の上面およびn型GaP基板30の下面にそれぞれ上部電極24および下部電極26を形成する。その後、チップ状に切り離すことにより、半導体発光素子が得られる。

【0014】ここで、p型InAlPクラッド層18のp型不純物にZn(亜鉛)を用いた場合における半導体発光素子の製造工程中の熱処理温度と半導体発光素子の特性との関係の一例を図4に示す。図4の横軸は図3

(a)で接着を行う際の熱処理温度を表し、図左側の縦軸は図15に示した従来の半導体発光素子の光出力に対する相対値を、図右側の縦軸は半導体発光素子の動作電圧を表している。また、図4のラインAは熱処理温度と光出力の関係を、ラインBは熱処理温度と動作電圧の関係を示している。これから光出力を高く保つには熱処理温度をある程度以下の値に保つべきこと、一方動作電圧を低く保つには熱処理温度をある程度以上高く保つべきことが判る。その結果、光出力を高く、しかも動作電圧を低く保つには、熱処理温度が図4に示した800℃前後の最適範囲、例えば770℃から830℃程度の範囲、が好ましいことが判る。

【0015】ここで、熱処理温度の増加と共に光出力が低下するのは、p型InAlPクラッド層18のp型不純物であるZnがInGaAlP活性層16に拡散してInGaAlP活性層16の結晶性を悪化することによると考えられる。また、熱処理温度の低下と共に動作電圧が上昇するのはn型InAlPクラッド層14とn型

(4)

5

GaP基板30の接着界面に良好なオーミック接触が得られなくなってくることに起因すると考えられる。

【0016】以上のように本実施形態においては、n型InAlPクラッド層14、InGaAlP活性層16およびp型InAlPクラッド層18からなるダブルヘテロ構造の発光部20をn型GaP基板30に接着することで、高い光放射率を有する半導体発光素子が得られる。

【0017】図5は、代表的な色である赤色と黄色の本実施形態に係る半導体発光素子と従来の半導体発光素子の発光効率を表にまとめて示す図である。この図5の例に示すように、本実施形態における半導体発光素子によれば従来の半導体発光素子と比べて、赤色については約1.9倍、黄色については約1.4倍、発光効率が向上する。

【0018】また、p型InAlPクラッド層18のp型不純物にZnを用いる場合には、n型InAlPクラッド層14にn型GaP基板30を接着の際の熱処理温度を800℃程度に保つのが好ましい。

【第2実施形態】第1の実施形態においてp型InAlPクラッド層18のp型不純物にZnを用いる場合には、熱処理温度に対するオーミックコンタクトと光出力の関係が逆の傾向なので、可視光に対して透明なGaP基板を使ったことによる光出力の向上効果が十分には発揮されないおそれがある。また、熱処理の際に適正な温度範囲が800℃前後の非常に狭い範囲にあるため、高い歩留まりで半導体発光素子を安定して生産しにくいという問題がある。第2実施形態はこの点を改良したものである。

【0019】本発明の第2実施形態においては、GaP基板上にGaAs基板に格子整合されたInGaAlPバッファ層が接着されたことにより、光の発光効率を向上すると共に、接着後に発光部を形成できるようにして接着工程によって発光部の特性が劣化することのないようにしている。以下、詳細に説明する。

【0020】図6は本発明の第2の実施形態に係る半導体発光素子を表す断面図である。図6に示されるように、厚さ250μmのn型GaP基板30上に、厚さ0.5μmのn型InGaAlPバッファ層34が接着されている。このn型InGaAlPバッファ層34上には、厚さ0.6μmのn型InAlPクラッド層14、厚さ0.6μmのInGaAlP活性層16および厚さ0.6μmのp型InAlPクラッド層18からなる発光部20が形成されている。

【0021】この発光部20上には、厚さ0.1μmのp型GaAlAs中間ギャップ層36、厚さ0.05μmのp⁺型GaAsコンタクト層38が形成され、このp⁺型GaAsコンタクト層38上の中央付近に、電流ブロック層40が形成されている。p⁺型GaAsコンタクト層38および電流ブロック層40上にはITO透

6

明電極42が形成されている。そして、ITO透明電極42の上面中央付近の電流ブロック層40に対応する位置には上部電極24が、n型GaP基板30の下面の中心から外れた箇所に下部電極26が形成されている。ITO透明電極42の上面のうち上部電極24が形成されていない部分は上部開口部28をなし、n型GaP基板30の下面のうち下部電極26が形成されていない部分は下部開口部32をなしている。

【0022】n型GaP基板30は可視光を透過するため、InGaAlP活性層16から発光された可視光は、上部開口部28より図上方に放射される他に、n型InAlPクラッド層14、n型InGaAlPバッファ層34およびn型GaP基板30を通して下部開口部32から図下方へも放射される。その結果、InGaAlP活性層16からの発光は図6における上下左右の全ての方向に放射されることになる。このため、本実施形態に係る半導体発光素子は従来の半導体発光素子に比べ光の発光効率が2～3倍に向上し、従って同じ動作電圧を印加した場合に2～3倍の発光輝度が得られることになる。

【0023】図7及び図8は本実施形態に係る半導体発光素子を製造する工程を表す図である。図7(a)に示すように、厚さ250μmのn型GaAs基板10上に、厚さ0.5μmのn型GaAsバッファ層44と厚さ0.5μmのn型InGaAlPバッファ層34とを、MOCVD法でエピタキシャル成長することにより形成する。この結果、n型GaAsバッファ層44とn型InGaAlPバッファ層34とは、n型GaAs基板10に格子整合されて形成されることになる。これらn型GaAsバッファ層44とn型InGaAlPバッファ層34とを形成する際には、n型GaAs基板10の面方位を(1, 0, 0)面から[011]方向に7°以上16°以下の範囲で傾斜することにより、発光部20の発光特性を向上させている。

【0024】次に、図7(b)に示すように、水素等の不活性ガス雰囲気中で熱処理することで、n型InGaAlPバッファ層34上にn型GaP基板30を接着する。熱処理温度は700℃以上、好ましくは800℃程度以上であれば良く、850℃程度がオーミック接触を確実にして歩留まりの向上を図る点でさらに好ましい。

【0025】次に、図7(c)に示すように、n型GaAs基板10とn型GaAsバッファ層44を機械研磨とエッチングを用いて除去する。そしてこれを反転すると、n型GaP基板30上にn型InGaAlPバッファ層34が接着されたものが作成される。

【0026】次に、図8(a)に示すように、n型InGaAlPバッファ層34上にMOCVD法により厚さ0.6μmのn型InAlPクラッド層14、厚さ0.6μmのInGaAlP活性層16、厚さ0.6μmのp型InAlPクラッド層18、厚さ0.1μmのp型GaAlAs中間ギャップ層36、厚さ0.05μmのp⁺型GaAsコンタクト層38が形成され、このp⁺型GaAsコンタクト層38上の中央付近に、電流ブロック層40が形成されている。p⁺型GaAsコンタクト層38および電流ブロック層40上にはITO透

50

(5)

7

mのp型InAlPクラッド層18を順次エピタキシャル成長させて、発光部20を形成する。この発光部20の形成に際しては、n型InGaAlPバッファ層34のAlの組成比が、InGaAlP活性層16のAlの組成比よりも大きくなるようにして、InGaAlP活性層16からの発光光がn型InGaAlPバッファ層34を透過するようにしている。

【0027】次に、発光部20上に、MOCVD法により、厚さ0.1 μ mのp型GaAlAs中間ギャップ層36、厚さ0.05 μ mのp⁺型GaAsコンタクト層38、電流ブロック層40を順次エピタキシャル成長により形成する。

【0028】このように、n型GaAs基板10に対して格子整合されたn型InGaAlPバッファ層34上にn型InAlPクラッド層14とInGaAlP活性層16とp型InAlPクラッド層18（発光部20）を形成するために、格子不整合がほとんどない高品質なエピタキシャル成長が行える。この結果、高品質な発光部20の形成が可能である。これに対して、n型GaP基板30上に直接高品質な発光層20をエピタキシャル成長させるのは、n型GaP基板30とInGaAlP活性層16等との格子不整合が大きいため困難である。

【0029】次に、図8（b）に示すように、PEP（Photo Engraving Process）工程により電流ブロック層40のパターニングを行った後、スパッタリング法でITO透明電極42を形成する。

【0030】次に、図8（c）に示すように、ITO透明電極42の上面に上部電極24を形成し、n型GaP基板30の下面に下部電極26を形成する。その後、チップ状に切り離し、素子を形成する。

【0031】ここで、MOCVD法の適用にあたっては原料としてTMG（トリメチルガリウム）、TMA（トリメチルアルミニウム）、TMI（トリメチルインジウム）等の有機金属やアルシン、ホスフィン等の水素化合物ガスを用い、約700℃程度で結晶成長（エピタキシャル成長）が行われる。

【0032】p型InAlPクラッド層18、p型GaAlAs中間ギャップ層36、p⁺型GaAsコンタクト層38の形成にあたっては、p型の不純物として亜鉛（Zn）、炭素（C）又はマグネシウム（Mg）をドーブする。亜鉛（Zn）、炭素（C）、マグネシウム（Mg）の各不純物の原料には、それぞれ、ジメチル亜鉛（DMZ）、四臭化炭素（CBr₄）、ビスシクロペンタジエニルマグネシウム（Cp₂Mg）を用いる。

【0033】また、n型InGaAlPバッファ層34、n型InAlPクラッド層14の形成にあたっては、n型の不純物としてシリコン（Si）をドーブする。シリコン（Si）の不純物の原料には、シラン（SiH₄）を用いる。

8

【0034】InGaAlP活性層16の組成は、発光波長を、例えば、赤色、橙色、黄色、黄緑色、緑色となるように定めることができる。

【0035】以上のように、本実施形態に係る半導体発光素子の製造工程においては、図7（b）の接着工程の後に図8（a）の発光部20の形成工程が行われていることから、p型InAlPクラッド層18のp型不純物にZnを用いる場合においても、接着工程における熱処理によって発光部20の特性が劣化することがない。従って、図7（b）に示す接着工程の熱処理温度を高くしても、光出力に悪影響を及ぼさないようにすることができる。このため、n型InGaAlPバッファ層34とn型GaP基板30界面のオーミック接触が確実にとれる温度まで熱処理温度を高くすることができる。熱処理温度は700℃以上、好ましくは800℃程度以上であれば良く、850℃程度がオーミック接触を確実にして歩留まりの向上を図る点でさらに好ましい。

【0036】さらに、本実施形態では、n型GaP基板30上にn型GaAs基板10に格子整合されたn型InGaAlPバッファ層34が接着され、n型InGaAlPバッファ層34上にn型InAlPクラッド層14、InGaAlP活性層16、p型InAlPクラッド層18からなるダブルヘテロ構造の発光部20が形成されている。n型GaP基板30が可視光を透過するため、可視光に対して高い光放射率を有する半導体発光素子を得ることができる。

【0037】また、本実施形態では、n型GaAs基板10に格子整合されたn型InGaAlPバッファ層34を形成することとしたので、n型GaAs基板10を除去しn型InGaAlPバッファ層34とn型GaP基板30を接着した後に、n型InGaAlPバッファ層34上に、格子不整合が極めて少ないn型InAlPクラッド層14、InGaAlP活性層16、p型InAlPクラッド層18を形成することができる。

【0038】〔第3実施形態〕本発明の第3実施形態において、GaP基板上にGaP接着層が形成され、GaP接着層上に、GaAs基板に格子整合されたInGaAlPバッファ層が接着されている。このため、光の発光効率が向上する。また、GaP基板にGaP接着層をMOCVD法により形成することによって、GaP基板とInGaAlPバッファ層との間の良好なオーミックコンタクトを得るのが容易となり、製造時の歩留まりが向上する。以下、詳細に説明する。

【0039】本発明の第3の実施形態に係る半導体発光素子の断面図を図9に示す。図9に示されるように、厚さ250 μ mのn型GaP基板30上に厚さ1.0 μ mのn型GaP接着層46が形成されている。このn型GaP接着層46上に厚さ0.5 μ mのn型InGaAlPバッファ層34が接着されている。そして、n型InGaAlPバッファ層34上に厚さ0.6 μ mのn

(6)

9

型InAlPクラッド層14、厚さ0.6 μ mのInGaAlP活性層16、厚さ0.6 μ mのp型InAlPクラッド層18からなる発光部20が形成されている。

【0040】この発光部20上に、厚さ0.1 μ mのp型GaAlAs中間ギャップ層36、厚さ0.05 μ mのp⁺型GaAsコンタクト層38が形成されている。さらに、p⁺型GaAsコンタクト層38上中央付近に電流ブロック層40が形成され、p⁺型GaAsコンタクト層38および電流ブロック層40上にはITO透明電極42が形成されている。そして、ITO透明電極42の上面中央付近の電流ブロック層40に対向する位置には上部電極24が形成され、n型GaP基板30の下面中心から外れた箇所には下部電極26が形成されている。ITO透明電極42の上面のうち上部電極24が形成されていない部分は上部開口部28をなし、n型GaP基板30の下面のうち下部電極26が形成されていない部分は下部開口部32をなしている。

【0041】n型GaP基板30が可視光を透過するため、InGaAlP活性層16からの可視光の発光は上部開口部28より紙面上方に放射される他に、n型InAlPクラッド層14、n型InGaAlPバッファ層34、n型GaP接着層46およびn型GaP基板30を通して下部開口部32から図9下方へも放射される。その結果、InGaAlP活性層16からの発光は図9の上方、下方、左右と全ての方向に放射されることになる。このため、本実施形態に係る半導体発光素子は従来の半導体発光素子に比べ光の発光効率が2～3倍に向上し、従って同一の電力を注入した場合に2～3倍の発光輝度が得られることになる。

【0042】上述した図5は、代表的な色である赤色と黄色の本実施形態に係る半導体発光素子と従来の半導体発光素子の発光効率を表にまとめて示す図である。この図5の例に示すように、本実施形態における半導体発光素子によれば従来の半導体発光素子と比べて、赤色については約2.5倍、黄色についても約2.5倍、発光効率が向上する。

【0043】次に、図10に基づいて、本実施形態に係る半導体発光素子の製造工程を説明する。

【0044】まず、図10(a)に示すように、厚さ250 μ mのn型GaAs基板10上に、厚さ0.5 μ mのn型GaAsバッファ層44と厚さ0.5 μ mのn型InGaAlPバッファ層34とを形成する。この結果、n型GaAsバッファ層44とn型InGaAlPバッファ層34はn型GaAs基板10に格子整合されて形成されることになる。一方、図10(b)に示すように、厚さ250 μ mのn型GaP基板30上に、厚さ1.0 μ mのn型GaP接着層46をMOCVD法により形成する。

【0045】次に、図10(c)に示すように、水素等の不活性ガス雰囲気中で熱処理することにより、図10

10

(b)に示すn型GaP接着層46を、(a)に示すn型InGaAlPバッファ層34の表面に接着する。

【0046】次に、図10(d)に示すように、n型GaAs基板10とn型GaAsバッファ層44を機械研磨およびエッチングによって除去する。これを反転することにより、n型GaP基板30上にn型GaP接着層46が形成され、このn型GaP接着層46上にn型InGaAlPバッファ層34が接着された基板が作成される。

【0047】これ以降の工程は、上述した図8(a)～(c)と同様であるので、その詳しい説明は省略する。

【0048】以上のように本実施形態においては、上述した第2実施形態と同様に、n型GaP基板30が可視光を透過するため、可視光に対して高い光放射率を有する半導体発光素子を得ることができる。また、接着工程における熱処理が発光部20の特性に影響を及ぼすことがないため熱処理の温度範囲の制限が緩和される。

【0049】さらに、本実施形態に係る半導体発光素子の製造工程によれば、n型GaP基板30の接着部分に同じ材質のn型GaP接着層46を形成して表面を平滑化し、また、n型GaP接着層46中のキャリア濃度もドーピングにより高くすることができるので、n型GaP接着層46とn型InGaAlPバッファ層34の接着を容易に行うことができる。即ち、接着に必要な熱処理温度範囲が広く、オーミックコンタクトが形成しやすくなる。

【0050】〔第4実施形態〕本発明の第4実施形態においては、GaP基板上にGaAs基板に格子整合されたInGaAlPバッファ層が接着され、かつGaAlAs電流拡散層が上部電極と発光部の間に形成されている。このことにより、光の発光効率が向上すると共に、製造工程において接着後に発光部を形成でき、さらにITO透明電極の形成が不要となる。以下、詳細に説明する。

【0051】本発明の第4の実施形態にかかる半導体発光素子の断面図を図11に示す。図11に示されるように、厚さ250 μ mのn型GaP基板30上に厚さ0.5 μ mのn型InGaAlPバッファ層34が接着され、n型InGaAlPバッファ層34上に厚さ0.6 μ mのn型InAlPクラッド層14、厚さ0.6 μ mのInGaAlP活性層16、厚さ0.6 μ mのp型InAlPクラッド層18からなる発光部20が形成されている。

【0052】この発光部20上には厚さ7.0 μ mのp型GaAlAs電流拡散層48が形成され、p型GaAlAs電流拡散層48上の中心付近に上部電極24が、n型GaP基板30の下面には中心付近を避けて下部電極26が形成されている。p型GaAlAs電流拡散層48の上面のうち上部電極24が形成されていない部分は上部開口部28をなし、n型GaP基板30の下面の

うち下部電極26が形成されていない部分は下部開口部32をなしている。

【0053】次に、図12に基づいて、本実施形態に係る半導体発光素子の製造工程を説明する。なお、図7

(c)に至るまでの工程は、上述した第2実施形態とどうようであるので、その詳しい説明は省略する。

【0054】図12(a)に示すように、図7(c)のn型InGaAlPバッファ層34上に、MOCVD法により厚さ0.6 μ mのn型InAlPクラッド層14、厚さ0.6 μ mのInGaAlP活性層16、厚さ0.6 μ mのp型InAlPクラッド層18を順次エピタキシャル成長させて、発光部20を形成する。さらに、MOCVD法により発光部20の上に、厚さ7.0 μ mのp型GaAlAs電流拡散層48をエピタキシャル成長することにより形成する。このように、n型GaAs基板10に対して格子整合されたn型InGaAlPバッファ層34上に発光部20を形成するために、格子不整合がほとんどない高品質なエピタキシャル成長が行え、高品質な発光部20の形成が可能となる。

【0055】次に、図12(b)に示すように、p型GaAlAs電流拡散層48上に上部電極24を、n型GaP基板30の下面に下部電極26を形成する。その後、チップ状に切り離し、素子を形成する。

【0056】以上のように本実施形態においては、上述した第2実施形態及び第3実施形態と同様に、n型GaP基板30が可視光を透過するため、可視光に対して高い光放射率を有する半導体発光素子を得ることができる。また、n型InGaAlPバッファ層34とn型GaP基板30の接着後にn型InGaAlPバッファ層34上への発光部20の形成を行うようにしたので、接着工程における熱処理が発光部20の特性に影響を及ぼさないようにすることができ、接着工程における熱処理の温度範囲の制限が緩和される。

【0057】さらに、MOCVD法により、n型InAlPクラッド層14と、InGaAlP活性層16と、p型InAlPクラッド層18とに続いて、p型GaAlAs電流拡散層48を連続的に形成することができるため、半導体発光素子の製造工程数を削減することができる。すなわち、本実施形態においては、p型GaAlAs電流拡散層48を形成することにより、ITO透明電極42の形成が不要となり、上述した第2実施形態及び第3実施形態におけるITO透明電極42形成のためのスパッタリング工程等を省くことができる。

【0058】〔第5実施形態〕上述した第4実施形態では、p型GaAlAs電流拡散層48の電流拡散性能がそれほど大きくないために、素子全体への電流の広がり例えば第2の実施形態ほど均一ではない。上部電極24の真下に流れInGaAlP活性層16の中央部に至った電流は、この電流による発光が上部電極24により遮られ素子外部に放射されないために有効に使われな

い。このため、本発明の第4の実施形態は第2の実施形態に比して、光出力が小くなる傾向がある。第5実施形態は、この点を改良したものである。

【0059】本発明の第5実施形態においては、GaP基板上にGaAs基板に格子整合されたInGaAlPバッファ層が接着され、かつp型GaP電流拡散層が上部電極と発光部の間に形成されている。このことにより、光の発光効率が向上すると共に、製造工程において接着後に発光部を形成でき、ITO透明電極の形成が不要であり、しかも単純な構成にもかかわらず発光強度が大きい。以下、詳細に説明する。

【0060】本発明の第5の実施形態にかかる半導体発光素子の断面図を図13に示す。図13に示されるように、厚さ250 μ mのn型GaP基板30上に、厚さ0.5 μ mのn型InGaAlPバッファ層34が接着されている。このn型InGaAlPバッファ層34上に、厚さ0.6 μ mのn型InAlPクラッド層14、厚さ0.6 μ mのInGaAlP活性層16、厚さ0.6 μ mのp型InAlPクラッド層18からなる発光部20が形成されている。

【0061】この発光部20上には、厚さ40 μ mのp型GaP電流拡散層50が形成されている。p型GaP電流拡散層50上の中心付近に上部電極24が形成され、n型GaP基板30の下面には中心付近を避けて下部電極26が形成されている。p型GaP電流拡散層50の上面のうち上部電極24が形成されていない部分は上部開口部28をなし、n型GaP基板30の下面のうち下部電極26が形成されていない部分は下部開口部32をなしている。即ち、本実施形態は、上述した第4実施形態におけるp型GaAlAs電流拡散層48に換えて、p型GaP電流拡散層50を形成している。

【0062】本実施形態に係る半導体発光素子の製造工程は、上述した第4実施形態の製造工程を説明する図12(a)において、MOCVD法によるp型GaAlAs電流拡散層48の形成に換えて、気相成長法によって厚さ40 μ mのp型GaP電流拡散層50を形成する。

【0063】以上のように本実施形態においては、上述した他の実施形態と同様に、n型GaP基板30が可視光を透過するため、可視光に対して高い光放射率を有する半導体発光素子を得ることができる。また、n型InGaAlPバッファ層34とn型GaP基板30の接着後にn型InGaAlPバッファ層34上への発光部20の形成を行うため、接着工程における熱処理が発光部20の特性に影響を及ぼさないようにすることができ、接着工程における熱処理の温度範囲の制限が緩和される。

【0064】さらに、p型GaP電流拡散層50の膜厚を、上述した第4実施形態のp型GaAlAs電流拡散層50の膜厚である7.0 μ mよりも厚い、40 μ mで形成することができるので、上部電極24から電流の広

(8)

13

がりを上述した第2実施形態と同程度に広くすることができる。このため、上述した第4実施形態よりも高い光出力を得ることができる。

【0065】〔第6実施形態〕本発明の第2実施形態においては、GaP基板上にGaAs基板に格子整合されたInGaAlPバッファ層が接着され、かつ発光部に多重量子井戸構造活性層を用いている。このことにより、光の発光効率が向上すると共に、製造工程において接着後に発光部を形成でき、さらに発光効率が大きくなっている。以下、詳細に説明する。

【0066】本発明の第6の実施形態にかかる半導体発光素子の断面図を図14に示す。図14に示されるように、厚さ250 μ mのn型GaP基板30上に厚さ0.5 μ mのn型InGaAlPバッファ層34が接着されている。このn型InGaAlPバッファ層34上には、厚さ0.6 μ mのn型InAlPクラッド層14、厚さ0.6 μ mの多重量子井戸構造活性層52、厚さ0.6 μ mのp型InAlPクラッド層18からなる発光部20が形成されている。

【0067】この発光部20上には厚さ0.1 μ mのp型GaAlAs中間ギャップ層36、厚さ0.05 μ mのp⁺型GaAsコンタクト層38が形成され、p⁺型GaAsコンタクト層38上の中央付近に電流ブロック層40が形成されている。p⁺型GaAsコンタクト層38および電流ブロック層40上にはITO透明電極42が形成されている。そして、ITO透明電極42の上面中央付近の電流ブロック層40に対応する位置には上部電極24が、n型GaP基板30の下面の中心から外れた箇所に下部電極26が形成されている。ITO透明電極42の上面のうち上部電極24が形成されていない部分は上部開口部28をなし、n型GaP基板30の下面のうち下部電極26が形成されていない部分は下部開口部32をなしている。即ち、本実施形態は、上述した第2実施形態におけるInGaAlP活性層16に換えて、多重量子井戸構造活性層52を形成している。これ以外は第2実施形態と同様の構成である。

【0068】本実施形態に係る半導体発光素子の製造工程は、上述した第2実施形態の製造工程を説明する図8(a)において、MOCVD法によるInAlP活性層16の形成に換えて、多重量子井戸構造活性層52を形成する。例えば、In_{0.5}(Ga_{1-x}Al_x)_{0.5}PのGaとAlの比を交互に変化させて、バンドギャップが交互に異なる井戸層と障壁層を気相成長法で積層することにより、多重量子井戸構造活性層52を形成する。

【0069】以上のように本実施形態においては、上述した他の実施形態と同様に、n型GaP基板30が可視光を透過するため、可視光に対して高い光放射率を有する半導体発光素子を得ることができる。また、n型InGaAlPバッファ層34とn型GaP基板30の接

14

着後にn型InGaAlPバッファ層34上へ発光部20の形成を行うため、接着工程における熱処理が発光部20の特性に影響を及ぼさないようにすることができ、接着工程における熱処理の温度範囲の制限が緩和される。

【0070】さらに、発光部20の活性層として、多重量子井戸構造活性層52を用いたので、上述した第2実施形態に比してより大きな光出力を得ることができる。

【0071】なお、本発明は上記実施形態に限定されず種々に変形可能である。例えば、半導体材料は必ずしもGaAsやGaP等には限られない。また、半導体発光素子に限らず受光素子、光制御素子等光を用いた半導体素子一般に適用でき、発光効率を向上できる。さらに、本発明は、半導体発光素子に限らず、一般の半導体素子に適用することもできる。

【0072】本発明の基本的な考え方は、第1の半導体基板上に格子整合されたバッファ層を形成し、このバッファ層に第2の半導体基板を接着した後に、第1の半導体基板を除去することにある。このため、第2の半導体基板上に、第1の半導体基板に格子整合されたバッファ層を得ることができる。そして、このバッファ層の材質を適宜選択しておくことにより、高品質な半導体層をエピタキシャル成長により形成することができる。

【0073】また、バッファ層に第2の半導体基板を接着した後に、このバッファ層上に半導体層を形成することとしたので、半導体層の特性が接着工程における熱処理によって劣化することを回避することができる。

【0074】

【発明の効果】以上説明したように、本発明に係る半導体素子の製造方法によれば、第1の半導体基板上に形成した第1の半導体層に第2の半導体基板を接着した後に、第1の半導体基板を除去し、この第1の半導体基板を除去した第1の半導体層の面に第2の半導体層を形成することとしたので、第1の半導体層に第2の半導体基板を接着する際の熱処理による影響を第2の半導体層に及ぼさないようにすることができる。

【0075】また、本発明に係る半導体発光素子の製造方法によれば、GaAs基板上に形成したInGaAlP系のバッファ層にGaP基板を接着した後に、GaAs基板を除去し、このGaAs基板を除去したバッファ層の面に発光層を形成することとしたので、バッファ層にGaP基板を接着する際の熱処理による影響を発光層に及ぼさないようにすることができる。このため、半導体発光素子の発光効率を良好なものにすることができる。

【図面の簡単な説明】

【図1】本発明の第1実施形態に係る半導体発光素子の断面図である。

【図2】本発明の第1実施形態に係る半導体発光素子の

(9)

15

各製造工程における、半導体発光素子の断面図である
(その1)。

【図3】本発明の第1実施形態に係る半導体発光素子の
各製造工程における、半導体発光素子の断面図である
(その2)。

【図4】本発明の第1実施形態に係る半導体発光素子の
製造工程時の熱処理温度と光出力および動作電圧の関
係を表すグラフである。

【図5】従来の半導体発光素子と第1実施形態の半導体
発光素子と第3実施形態の半導体発光素子における赤色
と黄色の発光効率を表にまとめて示す図である。

【図6】本発明の第2実施形態に係る半導体発光素子の
断面図である。

【図7】本発明の第2実施形態に係る半導体発光素子の
各製造工程における、半導体発光素子の断面図である。

【図8】本発明の第2実施形態に係る半導体発光素子の
各製造工程における、半導体発光素子の断面図である。

【図9】本発明の第3実施形態に係る半導体発光素子の
断面図である。

【図10】本発明の第3実施形態に係る半導体発光素子
の各製造工程の一部における、半導体発光素子の断面図
である。

【図11】本発明の第4実施形態に係る半導体発光素子
の断面図である。

【図12】本発明の第4実施形態に係る半導体発光素子
の各製造工程の一部における、半導体発光素子の断面図
である。

【図13】本発明の第5実施形態に係る半導体発光素子

16

の断面図である。

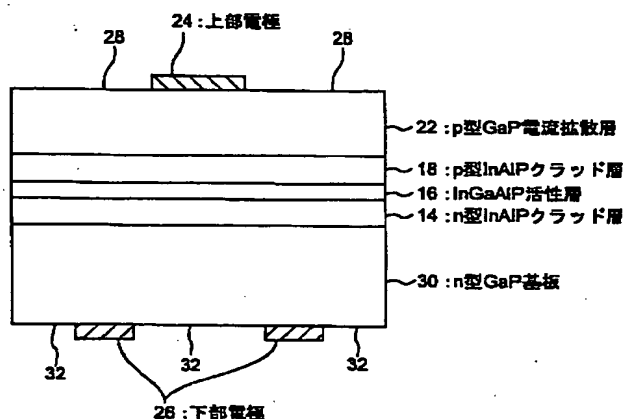
【図14】本発明の第6実施形態に係る半導体発光素子
の断面図である。

【図15】従来の半導体発光素子の断面図である。

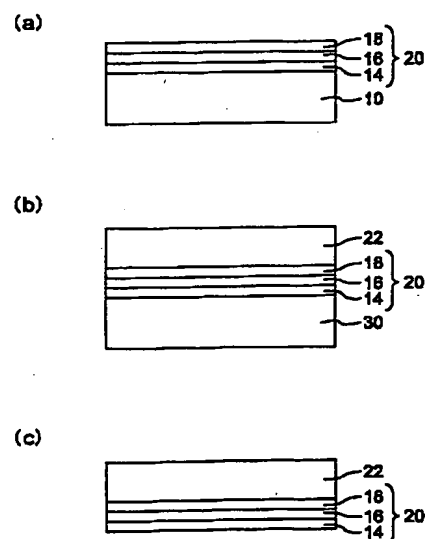
【符号の説明】

- 10 n型GaAs基板
- 12 n型GaAsバッファ層
- 14 n型InAlPクラッド層
- 16 InGaAlP活性層
- 18 p型InAlPクラッド層
- 20 発光部
- 22 p型GaP電流拡散層
- 24 上部電極
- 26 下部電極
- 28 上部開口部
- 30 n型GaP基板
- 32 下部開口部
- 34 n型InGaAlPバッファ層
- 36 p型GaAlAs中間ギャップ層
- 38 p⁺型GaAsコンタクト層
- 40 電流ブロック層
- 42 ITO透明電極
- 44 n型GaAsバッファ層
- 46 n型GaP接着層
- 48 p型GaAlAs電流拡散層
- 50 p型GaP電流拡散層
- 52 多重量子井戸構造活性層

【図1】

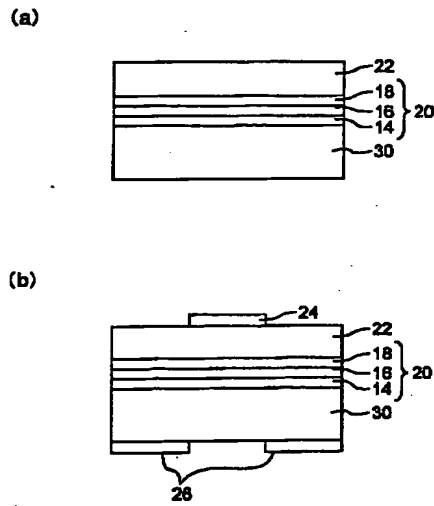


【図2】

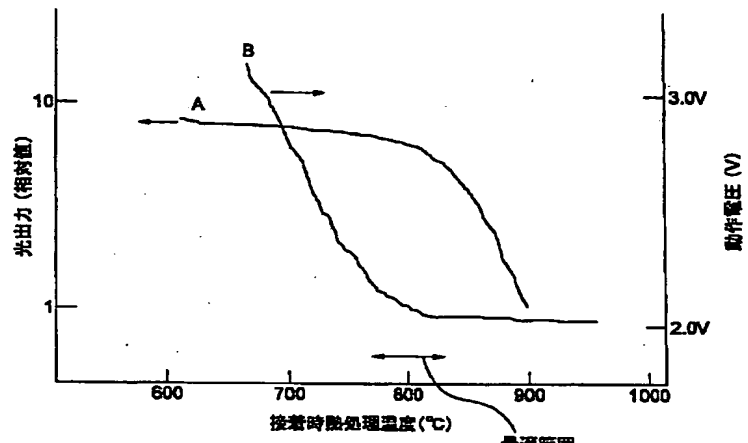


(10)

【図3】



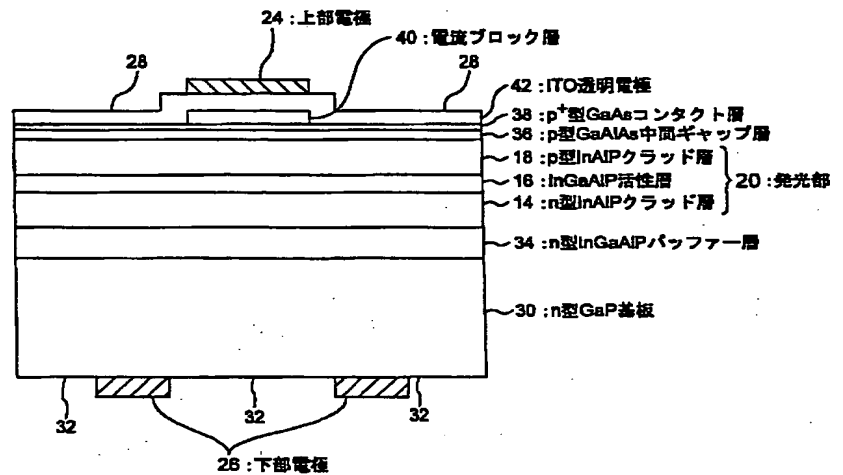
【図4】



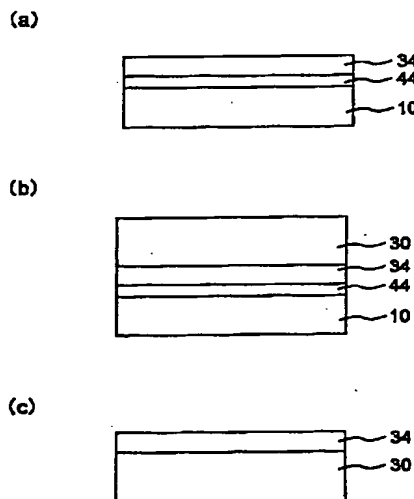
【図5】

	赤色	黄色
従来例	8.0%	8.5%
第1実施形態	15%	9%
第2実施形態	20%	18%

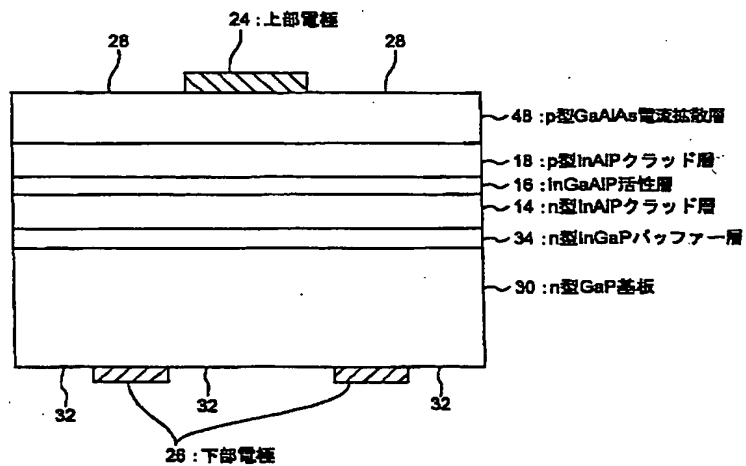
【図6】



【図7】

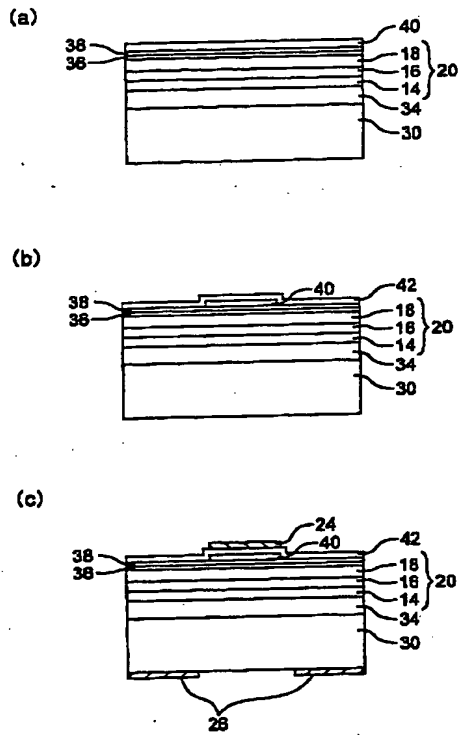


【図11】

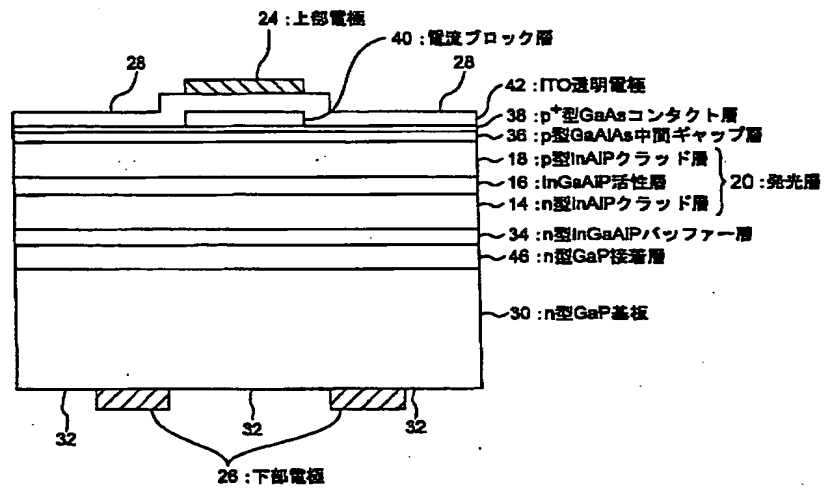


(11)

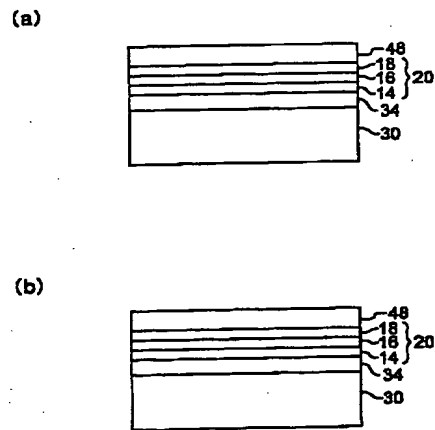
【図 8】



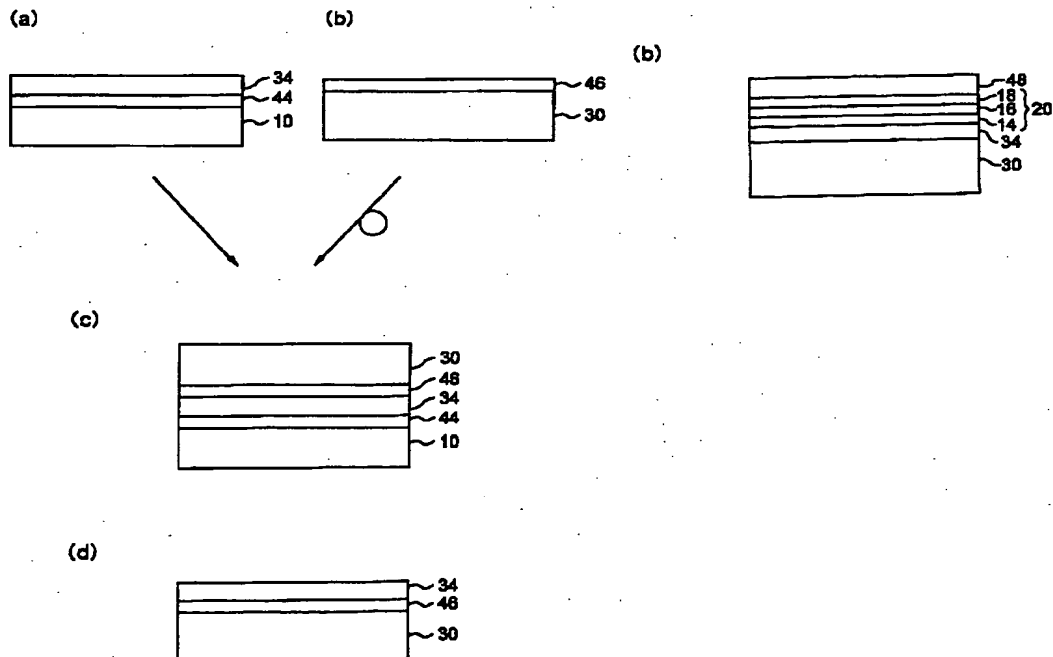
【図 9】



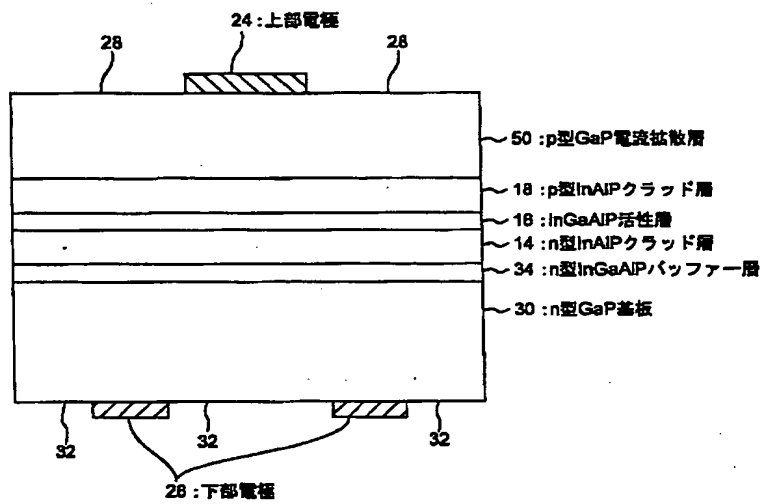
【図 1 2】



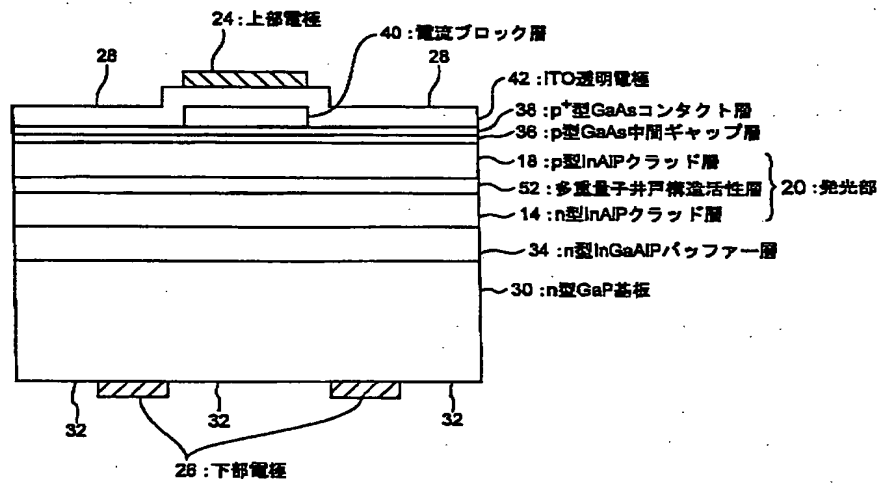
【図 1 0】



【図13】



【図14】



【図15】

